

Library



CENTRE DE DÉVELOPPEMENT TECHNOLOGIQUE

RAPPORT FINAL

FIABILITÉ DES TRANSISTORS À EFFET DE CHAMP EN GaAs
(Contrat MAS 04SU.36100-8-1036)

préparé pour:

Directeur Général de la Technologie Spatiale
et ses Applications
MINISTÈRE DES COMMUNICATIONS
Ottawa, Ontario K1A 0C8

par:

Les départements de Génie Physique
et de Génie Métallurgique
ÉCOLE POLYTECHNIQUE DE MONTRÉAL

28 mars 1979

PROJET CDT - P464

Ecole Polytechnique de Montréal

P
91
C655
F514
1979

Campus de l'Université
de Montréal
Case postale 6079
Succursale 'A'
Montréal, Québec
H3C 3A7



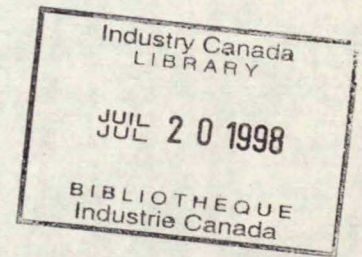
P
91
C655
F514
1979

RAPPORT FINAL

FIABILITÉ DES TRANSISTORS À EFFET DE CHAMP EN GaAs
(Contrat MAS 04SU.36100-8-1036)

préparé pour:

Directeur Général de la Technologie Spatiale
et ses Applications
MINISTÈRE DES COMMUNICATIONS
Ottawa, Ontario K1A 0C8



par:

Les départements de Génie Physique
et de Génie Métallurgique
ÉCOLE POLYTECHNIQUE DE MONTRÉAL

soumis par:

LE CENTRE DE DÉVELOPPEMENT TECHNOLOGIQUE
DE L'ÉCOLE POLYTECHNIQUE DE MONTRÉAL
Campus de l'Université de Montréal
Case Postale 6079, Succursale A
Montréal, Qué. H3C 3A7

Philias LAVALLÉE, Ing.P.
Directeur du projet

28 mars 1979



P

100
101
102
103
104
105
106
107
108
109
110
111
112
113
114
115
116
117
118
119
120
121
122
123
124
125
126
127
128
129
130
131
132
133
134
135
136
137
138
139
140
141
142
143
144
145
146
147
148
149
150
151
152
153
154
155
156
157
158
159
160
161
162
163
164
165
166
167
168
169
170
171
172
173
174
175
176
177
178
179
180
181
182
183
184
185
186
187
188
189
190
191
192
193
194
195
196
197
198
199
200

DD 6390645
DL 6390680

P
91
C655
FS14
1979

LIBRARY - BUREAU OF
INVESTIGATION
U.S. DEPARTMENT OF JUSTICE



TABLE DES MATIÈRES

	<u>PAGE</u>
I INTRODUCTION -----	1
II PARTIE GÉNÉRALE -----	3
A) Participation -----	4
B) Acquisition d'instruments -----	5
C) Travaux théoriques préparatoires -----	6
D) Travaux expérimentaux -----	7
E) Sommaire des progrès réalisés -----	8
F) Appréciation générale -----	8
III PARTIE SCIENTIFIQUE -----	9
A) Présentation du problème -----	10
B) Montage expérimental -----	10
C) Echantillons étudiés -----	12
D) Précautions de manipulation -----	13
E) Courant du M.E.B. -----	13
F) Mode standard d'acquisition de données -----	15
G) Nouvelle technique complémentaire -----	15
H) Présentation des résultats expérimentaux -----	16
a) caractéristiques des transistors -----	16
b) régions du transistor -----	16
c) paramètre de déviation relative α -----	17
I) Observations sur les résultats expérimentaux -----	18
J) Conclusion -----	20
IV FIGURES -----	22
V PHOTOGRAPHIES -----	38
VI RÉFÉRENCES -----	43



I - INTRODUCTION



INTRODUCTION

Le présent document constitue le rapport de nos activités relatives au contrat d'étude de fiabilité des transistors à effet de champ (T.E.C.) à l'arséniure de gallium (GaAs). La période couverte va du 20 octobre 1978 au 31 mars 1979 et constitue l'étape I du financement du projet. L'objet de cette première étape est essentiellement l'amorce d'une analyse détaillée et approfondie des instabilités de courant continu dans ces transistors selon une méthode proposée par May et al⁽¹⁾.

Le rapport comprend deux parties:

- 1- *la partie générale qui décrira la participation et les grandes lignes de nos activités à date*
- 2- *la partie technique où l'on fait état des préparatifs réalisés pour mener le projet à bien ainsi que les résultats scientifiques spécifiques que nous avons commencé de recueillir.*



II - PARTIE GÉNÉRALE



A) PARTICIPATION

Le personnel professionnel suivant a participé le plus activement au projet à ce jour:

- Dr Philiass LAVALLEE . *Direction et mise en oeuvre du projet*
- Dr Jacques MASOUNAVE . *Opérationnalisation du microscope électronique à balayage*
- Dr Arthur YELON . *Expertise*
- Dr Serge GALARNEAU . *Expertise*

Le démarrage de nos travaux dans le domaine a suscité et suscite encore un vif intérêt chez nos étudiants.

Pour y répondre nous avons tenu à associer des étudiants de premier cycle (de dernière et d'avant-dernière année) à nos travaux. Nous mentionnons:

1^o dans le cadre des projets de fin d'études

- a) M. Jean BEERENS . *Travail sur la théorie générale du fonctionnement d'un T.E.C.*
- b) M. Alain ROBICHAUD . *Travail sur la théorie des contacts ohmiques sur l'arséniure de gallium*
- c) M. Dominique TARIANT . *Travail sur la théorie de la barrière de Schottky Al-GaAs.*

Les documents de synthèse pour chacun de ces travaux seront disponibles le 1er mai 1979.



2^o dans le cadre du programme de participation des étudiants de premier cycle aux activités de recherches

Nous avons confié à deux étudiants finissants, *M. Jean BEERENS* et *M. Jacques BLAIN* la tâche d'explorer l'utilisation de l'ordinateur^(2,3) pour calculer d'abord les distributions (potentiel, porteurs de charge) dans une structure simple de T.E.C. (couche épitaxiale avec ses métallisations). L'extension éventuelle de la méthode à des structures plus complexes, incorporant une couche tampon et une interface pourrait s'avérer utile dans l'interprétation des phénomènes que nous observons.

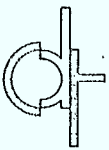
Un document de synthèse sera aussi disponible sur ce dernier projet d'ici le 1er mai 1979.

B) ACQUISITION D'INSTRUMENTS

L'obtention du contrat a influencé l'achat d'instruments de recherches importants par notre section de Physique du solide. Nous avons ainsi fait l'acquisition de:

- 1^o un traceur de courbes *TEKTRONIX 576*, pour vérifier l'état de fonctionnement des transistors
- 2^o un amplificateur différentiel, tiroir *TEKTRONIX 1A5*, convenant à notre oscilloscope *TEKTRONIX 549*.

Pour éviter des délais de livraison prohibitifs, nous avons opté pour l'acquisition d'une caméra standard mais à expositions multiples pour photographier les caractéristiques sur le *TEKTRONIX 576*. Une structure appropriée a dû être conçue pour fixer la caméra à l'écran du traceur de courbes.



C) TRAVAUX THÉORIQUES PRÉPARATOIRES

Une partie de nos activités a porté sur une recherche bibliographique partielle couvrant les domaines suivants:

1. *Structure et fonctionnement des T.E.C.*
2. *Interfaces métal-semi-conducteur*
3. *Paramètres caractéristiques (pour le GaAs)*
 - a) *de la couche épitaxiale*
 - b) *de la couche tampon*
 - c) *du substrat semi-isolant*
4. *L'injection de porteurs dans les solides*
5. *La pénétration des électrons dans un semi-conducteur*
6. *Les recombinaisons, les temps de relaxation*
7. *Méthodes diverses de la microscopie électronique à balayage (M.E.B.) pour l'étude des semi-conducteurs.*

Nous avons travaillé à établir une liste de divers mécanismes pouvant possiblement entraîner les instabilités de courant observées lors du bombardement électronique du transistor. Cette liste, à être amendée par addition et par soustraction à mesure de l'entrée de nouvelles données expérimentales, servira de document de travail, à l'étape subséquente, pour l'identification du ou des mécanismes responsables des instabilités.



D) TRAVAUX EXPÉRIMENTAUX

Une partie considérable du temps a été consacrée à rassembler les éléments du système de mesure, à concevoir et construire les alimentations des électrodes du transistor. Nous avons ensuite pu opérationnaliser l'ensemble de ce système de mesure de manière à recueillir nos premières données sur l'interaction transistor-faisceau.

Les données ont été cueillies à date sur deux transistors du même type mais montés différemment.

Les premières données portent essentiellement sur l'influence de l'énergie des électrons du faisceau sur la déviation relative du courant drain-source par rapport à sa valeur normale (i.e. sans faisceau).

Les premiers résultats indiquent la forte influence de l'énergie des électrons et la présence de phénomènes singuliers en basse énergie dans certains cas. D'ailleurs les ordres de grandeur des déviations sont très différents d'un transistor à l'autre et pourraient être dû à la différence de leur montage.

Une cueillette plus complète de données est essentielle à la compréhension des mécanismes responsables des instabilités de courant.

Toutes ces questions sont discutées en détail à la partie III de ce rapport.



E) SOMMAIRE DES PROGRÈS RÉALISÉS

Nous ferons ici état en termes généraux de nos progrès à date (les détails se trouvent dans la partie technique).

En plus du travail décrit dans les paragraphes précédents

- 1^o *Nous avons amélioré le processus de cueillette de données, en particulier en inscrivant systématiquement la trace du faisceau directement sur la photographie*
- 2^o *Nous avons identifié une nouvelle méthode complémentaire d'analyse au moyen du traceur de courbes. Nous comptons mettre à profit cette approche à l'étape suivante*
- 3^o *Nous avons pu identifier des régions sur le transistor caractérisées par leur réaction particulière à l'irradiation électronique*
- 4^o *Nous avons identifié un nouveau processus potentiel d'endommagement du transistor lors de sa manipulation sous microscope. Nous avons en conséquence établi une procédure de manipulation qui doit éviter ce danger.*

F) APPRÉCIATION GÉNÉRALE

Nos travaux sous tous leurs aspects sont bien engagés. Nous avons déjà des résultats nouveaux et nous comptons dans les mois à venir compléter nos données pour arriver à une analyse plus complète des mécanismes responsables des instabilités de courant et à une meilleure appréciation de l'envergure des méthodes utilisées pour analyser la fiabilité des transistors à effet de champ.



III - PARTIE SCIENTIFIQUE



A) PRÉSENTATION DU PROBLÈME

Le transistor à effet de champ (T.E.C.) à l'arséniure de gallium (GaAs) représente un progrès décisif dans l'utilisation du transistor aux hyperfréquences. A cause de son potentiel d'application en communications par satellite, la fiabilité et la durabilité de ce composant sont devenues une préoccupation primordiale des concepteurs de systèmes et des manufacturiers.

May et al⁽¹⁾ ont commencé d'évaluer une méthode nouvelle utilisant le microscope électronique à balayage (M.E.B.) aux fins de détecter des faiblesses dans la structure et le fonctionnement de ce type de transistor.

Dans le présent document nous soumettons l'essentiel de nos premiers résultats obtenus par une adaptation de la même méthode dans laquelle des instabilités de courant induites par l'action d'un faisceau électronique sont détectées et enregistrées.

B) MONTAGE EXPÉRIMENTAL

Les instabilités de courant mentionnées plus haut sont celles qui se produisent dans le courant drain-source I_{DS} lorsque le faisceau du M.E.B. frappe le transistor. Typiquement la tension de ce faisceau peut s'élever jusqu'à quelques dizaines de kilovolts. De même, le courant de faisceau incident sur le transistor peut être de l'ordre de 10^{-10} A à 10^{-8} A.

Le montage expérimental utilisé s'inspire de celui déjà employé par May et al⁽¹⁾ et se trouve représenté à la Figure 1. Le bloc d'alimentation et de contrôle représenté sur cette figure est redessiné en détail à la Figure 2. Les piles B_1 et B_2 assurent la stabilité essentielle des tensions



d'alimentation. Le bloc incorpore la possibilité de connecter, par simple commutateur S_7 , le traceur de courbes TEKTRONIX 576 au transistor pour en vérifier, au besoin, l'état de fonctionnement général.

Les variations de courant de drain sont amplifiées et transférées sur l'écran du M.E.B. au moyen de l'électronique de l'oscilloscope TEKTRONIX 549. Le tiroir utilisé est le 1A5 qui offre la possibilité d'amplifier seulement les variations du courant, avec grande stabilité interne.

Le temps de balayage utilisé a été de 10 sec. et il donne les mêmes résultats qu'un balayage manuel quasi statique.

Une mise à la masse adéquate des composants du système de mesure est essentielle pour éviter de ramasser des signaux parasites qui transforment les traces linéaires sur les écrans en bandes ondulées inutilisables. Tous les instruments branchés sur le secteur à 120^V A.C. le sont par l'entremise d'une seule boîte de prises. Cette boîte est reliée par une tresse de masse de $\frac{3}{4}$ " de large aux items suivants:

- 1° *le pôle négatif de la pile B*
- 2° *la table métallique qui porte l'ensemble des instruments*
- 3° *le contrôle de l'alimentation*
- 4° *le traceur de courbes TEKTRONIX 576*
- 5° *l'oscilloscope TEKTRONIX 549*
- 6° *le microscope électronique à balayage.*

Nous avons noté que la mise à la masse du pôle négatif de l'accumulateur a une importance décisive pour la réduction des signaux parasites. Avec ces précautions, nous avons pu recueillir des traces très stables.



C) ÉCHANTILLONS ÉTUDIÉS

Les deux transistors étudiés à date sont du type GAT2 fabriqués par la Compagnie Plessey d'Angleterre. Ces transistors ont des structures multi-couches à palier MESA⁽⁴⁾. Ils sont fabriqués sur un substrat d'arséniure de gallium rendu semi-isolant ($\rho > 10^{12} \mu\Omega\text{-cm}$) par un dopage au chrome. Une couche tampon ($\rho \sim 10^8 \mu\Omega\text{-cm}$) séparant ce substrat de la couche active ($\rho \sim 10^4 \mu\Omega\text{-cm}$) a comme rôle de réduire le bruit de fond du transistor en opération. La couche active, épitaxiale est typiquement dopée de soufre à concentration d'environ 10^{17} atomes/cm³. Les métallisations de la barrière de Schottky sont en aluminium. Les contacts ohmiques sont des couches d'or et de germanium.

Deux types de support servent à fixer les substrats:

- 1^o le support TYPE I, où le substrat est fixé à une tête de vis et se trouve entouré d'un cylindre de céramique - voir Photo 1
- 2^o le support TYPE II, où le substrat est fixé à une petite gamelle renversée, est d'un type standard pour les transistors - voir Photo 2.

Nous avons observé que le support TYPE II donne une meilleure stabilité et clarté d'image que le TYPE I, lequel il faut faire se décharger plus souvent en admettant de l'azote dans la chambre d'échantillon.

Les Photos 3 et 4 illustrent chaque type de transistor avec son montage particulier sur le cylindre d'époxie Araldite 951 qui le fixe à la platine du microscope.



D) PRÉCAUTIONS DE MANIPULATION

Les très faibles distances entre les électrodes d'un T.E.C. et les faibles rayons de courbure des rebords de ses métallisations le rendent vulnérable à l'endommagement par étincelles électrostatiques. La manipulation d'un T.E.C. implique toute une série de mesures protectrices⁽⁵⁾. En particulier, il est essentiel que le manipulateur évite les variations brusques de tension et si nécessaire fasse relâcher toute étincelle électrostatique loin du transistor.

Nous avons identifié une autre source potentielle de destruction ou d'endommagement d'un tel transistor lors de l'évacuation ou du remplissage de la chambre d'échantillon du M.E.B. par de l'air ou tout autre gaz utilisé.

On sait d'après la LOI DE PASCHEN qu'il existe un domaine de pression où une décharge gazeuse peut être plus aisément déclenchée. Nous avons en fait constaté après coup sur un transistor SOUS TENSION qu'après un remplissage et une évacuation (pour décharger la céramique) l'endommagement de la métallisation (voir Photo 5) a été considérablement accentué (voir Photo 6).

Sur la base de ces observations, nous croyons qu'il est important de toujours dépolariser le transistor lorsque l'on doit effectuer des mises sous vide ou des remplissages de la chambre d'échantillon.

E) COURANT DU M.E.B.

Pour déterminer l'ordre de grandeur du courant du faisceau électronique qui entre dans le transistor, on a utilisé un électromètre Keithley no 610C. Le faisceau est dirigé sur un point de la connexion de source du transistor (les autres électrodes étant déconnectées) tandis que l'électromètre mesure le courant qui passe à la masse.



La grandeur de ce courant dépend

- 1° de l'ajustement des bobines des lentilles condensatrices $C_{supérieure}$ et $C_{inférieure}$
- 2° du bias du canon électronique qui est choisi en fonction de la tension d'opération.

Pour le travail ordinaire de microscopie, on utilise l'ajustement des contrôles suivants

$$C_{supérieure} = .42$$

$$C_{inférieure} = .42$$

Nous avons étudié la variation de courant de faisceau, pour les valeurs usuelles de tension et de bias, en fonction de l'ajustement des contrôles des lentilles condensatrices supérieure et inférieure.

Les courbes de courant obtenues sont représentées aux Figures 3a et 3b.

Selon les conditions d'opération utilisées et les courbes de calibration ci-haut mentionnées, nous pouvons considérer que le courant du faisceau pénétrant l'échantillon est de l'ordre de 10^{-8} amp.



F) MODE STANDARD D'ACQUISITION DE DONNÉES

Les données sur les instabilités de courant sont commodément recueillies sur photographies en utilisant des expositions multiples. La Figure 4 explique la variété des informations que l'on compile typiquement sur une photographie. La déviation du courant s'évalue par la distance qui sépare la trace du courant avec irradiation de la trace du courant sans irradiation (LIGNE DE BASE).

Les lignes de calibration permettent de quantifier les déviations de courant. Nous avons vérifié que la relation entre les variations de courant et la distance des lignes de calibration correspondantes est linéaire. Un facteur de conversion distance-courant est établi pour chaque ajustement des contrôles (v.g. sensibilité du IA5) et ainsi la déviation du courant peut être calculée.

G) NOUVELLE TECHNIQUE COMPLÉMENTAIRE

La méthode d'analyse de May et al (¹) permet une exploration d'une ligne choisie sur le transistor pour des polarisations constantes V_{DS} et V_{GS} .

Nous avons découvert que des informations complémentaires importantes peuvent être obtenues en observant les changements dans les courbes caractéristiques globales du transistor produits par l'incidence du faisceau sur un point choisi sur le transistor. Une caméra à expositions multiples permet l'enregistrement de cette variation des caractéristiques sur l'écran du TEKTRONIX 576. Sur la Photo 7, la rencontre du petit trait vertical avec le prolongement des deux traits horizontaux détermine le point d'impact du faisceau sur le transistor. La Photo 8 illustre la variation des caractéristiques conséquentes à l'impact. Les trois caractéristiques inférieures correspondent à l'absence de faisceau tandis que les trois supérieures sont obtenues en présence du faisceau.



En plus de reconnaître l'instabilité de courant correspondant à un changement dans la résistance équivalente du transistor, on peut en plus reconnaître les changements dans la TRANSCONDUCTANCE.

Nous voulons exploiter cette observation dans la suite de notre travail

H) PRÉSENTATION DES RÉSULTATS EXPÉRIMENTAUX

a) Caractéristiques des transistors

Les transistors étudiés seront désignés dans la suite par les symboles suivants:

TC-1 : transistor à support de TYPE I et entouré d'un cylindre céramique.

La Photo 9 représente les caractéristiques de TC-1.

T-1 : transistor à support de TYPE II, sans céramique.

La Photo 10 représente les caractéristiques de T-1.

b) Régions du transistor

L'étude des photographies contenant les éléments des résultats expérimentaux a permis de reconnaître que diverses régions du transistor répondent chacune de manière caractéristique à l'action du faisceau. Nous trouverons commode de référer à ces régions (voir Figure 5) de la manière suivante:

RÉGION A : Région extérieure au palier MESA, GaAs semi-isolant

RÉGION B_S : Région surélevée, palier MESA du côté de la source.



- RÉGION B_D : Région surélevée, palier MESA du côté du drain
- RÉGION C : Métallisations servant de contact ohmique pour la source et le drain
- RÉGION D : Plage de soudure de la grille, côté non utilisé
- RÉGION G : Région de la métallisation d'aluminium dans sa partie étroite (app. 2µm) et sur le palier MESA et constituant le contrôle de grille.

c) Paramètre de déviation relative α

Pour quantifier la variation de courant lors de l'impact des électrons du faisceau, nous proposons la définition suivante d'un *PARAMÈTRE DE DÉVIATION RELATIVE*:

l'écart entre le courant I'_{DS} en présence du faisceau et I_{DS} en l'absence du faisceau (ligne de base) et exprimé en pourcentage de I_{DS} :

$$\alpha = \frac{I'_{DS} - I_{DS}}{I_{DS}} \times 100$$

En réalité, il y a une valeur de α pour chaque point balayé par le faisceau. En pratique puisqu'on peut observer sur les photographies (voir Photo 11) qu'en général α varie peu d'un point à l'autre d'une même région, il suffira de prendre une valeur moyenne caractérisant chaque région balayée par le faisceau. C'est en réalité un estimé de la valeur moyenne qui a comme utilité d'indiquer les tendances dans l'intensité de l'interaction faisceau-transistor.



Les valeurs moyennes du paramètre α , selon la région irradiée et les polarisations du transistor, sont représentées sous forme graphique en fonction de la tension du faisceau.

Les Figures 6 à 10 représentent le comportement du transistor TC1, à cylindre céramique.

Les Figures 11 à 14 illustrent la réponse des diverses régions du transistor T-1.

I) OBSERVATIONS SUR LES RÉSULTATS EXPÉRIMENTAUX

Région A:

Lorsque le faisceau frappe cette région, constituée essentiellement de l'arséniure de gallium semi-isolant, les déviations de courant qui en résultent directement sont pratiquement nulles et n'ont pas fait l'objet de compilation dans des figures.

Régions B_S, B_D:

Les Figures 6 et 7 pour TC-1 montrent par ailleurs une forte dépendance de la déviation α sur la tension du faisceau. Cette dépendance semble s'accroître à mesure que V_{DS} augmente, particulièrement entre 10kV et 5kV. On note que les déviations du côté de la source sont plus élevées que du côté du drain.

Les Figures 11 et 12 pour T-1 mènent qualitativement aux mêmes observations que pour TC-1. On note cependant que les déviations pour TC-1 sont d'environ un ordre de grandeur plus élevée que celle de T-1.



Région C:

La Figure 8 illustre une dépendance très forte de α sur la tension du faisceau, tandis que la Figure 13 confirme essentiellement ce résultat pour T-1. Il est intéressant de noter dans ce dernier cas que l'on a des données singulières à basse tension: on a des α négatifs à 5kV et 2kV - voir Photos 12 et 13 - tandis qu'on a à nouveau un α positif à 1kV - voir Photo 14. La position du transistor et le parcours du faisceau sur cette photo sont les mêmes qu'aux Photos 12 et 13. Les conditions de polarisation du transistor sont:

$$V_{DS} = 1.8 \text{ Volts}$$

$$V_{GS} = 0 \text{ Volts}$$

Région D:

La plage de soudure non reliée directement à l'alimentation de grille produit un α négatif considérable lorsque irradiée, voir Figure 9. Par ailleurs la plage de soudure sur laquelle le fil alimenté est soudé n'est pas affectée par le faisceau. Il est plausible que cet effet soit dû en partie à un effet de charge de la plage D qui polariserait la grille négativement.

Région G:

La Figure 10 pour TC-1 et la Figure 14 pour T-1 contiennent les valeurs de α lorsque la grille de ces transistors est irradiée. On observe la même forte dépendance de α sur la tension du faisceau, surtout à partir de 10kV en descendant, que dans les régions B. A plus haute tension il s'instaura une saturation de α , probablement due au fait qu'il existe une profondeur de pénétration au delà de laquelle le faisceau n'a plus d'effet cumulatif.



J) CONCLUSION

Les résultats principaux obtenus à date, particulièrement la saturation de α avec la tension du faisceau dans certaines régions, puis la forte diminution de α aux alentours de 5kV, suggèrent l'hypothèse que ces changements importants dans le courant I_{DS} seraient dus à l'action du faisceau sur une « interface de perturbation » située à une profondeur caractéristique. Selon le nombre d'électrons qui atteignent cette interface et perturbent le fonctionnement du transistor, la déviation du courant est plus ou moins grande. Or ce nombre dépend du courant incident sur l'échantillon et justement de l'énergie des électrons qui les rend aptes à traverser statistiquement en plus ou moins grand nombre les diverses couches caractérisant les régions avant d'atteindre l'interface de perturbation.

Un autre indice à l'appui de cette hypothèse est la présence des pics de courant qui apparaissent quand le faisceau frappe les pentes aux extrémités du palier MESA - voir Photo 12.

Physiquement il est le plus plausible que l'interface de perturbation mentionnée soit associée à l'interface même couche épitaxiale-couche tampon. Cette dernière interface en effet se trouve à environ 0.2 μ m de profondeur, ce qui correspond bien à la pénétration maximale d'électrons de 4kV dans l'arséniure de gallium⁽⁶⁾.

Par ailleurs, la réduction observée dans le courant quand le faisceau frappe la plage non connectée de soudure de la grille ne devrait pas impliquer cette interface de perturbation mais faire appel à un autre mécanisme d'action du faisceau: possiblement un effet de chargement de très faible capacité.



Les autres effets singuliers qui semblent apparaître en très basse tension peuvent être encore dus à d'autres phénomènes à la surface même du transistor.

Les résultats obtenus ne portent cependant que sur deux transistors et montrent des différences accentuées dans les ordres de grandeur des déviations.

Il faudra d'autres mesures pour expliquer ces différences et constituer un ensemble plus complet et représentatif de données quantitatives et qualitatives qui permettront de clarifier les mécanismes de la perturbation précitée et de mieux juger de l'envergure de cette méthode d'analyse de fiabilité.



IV - FIGURES

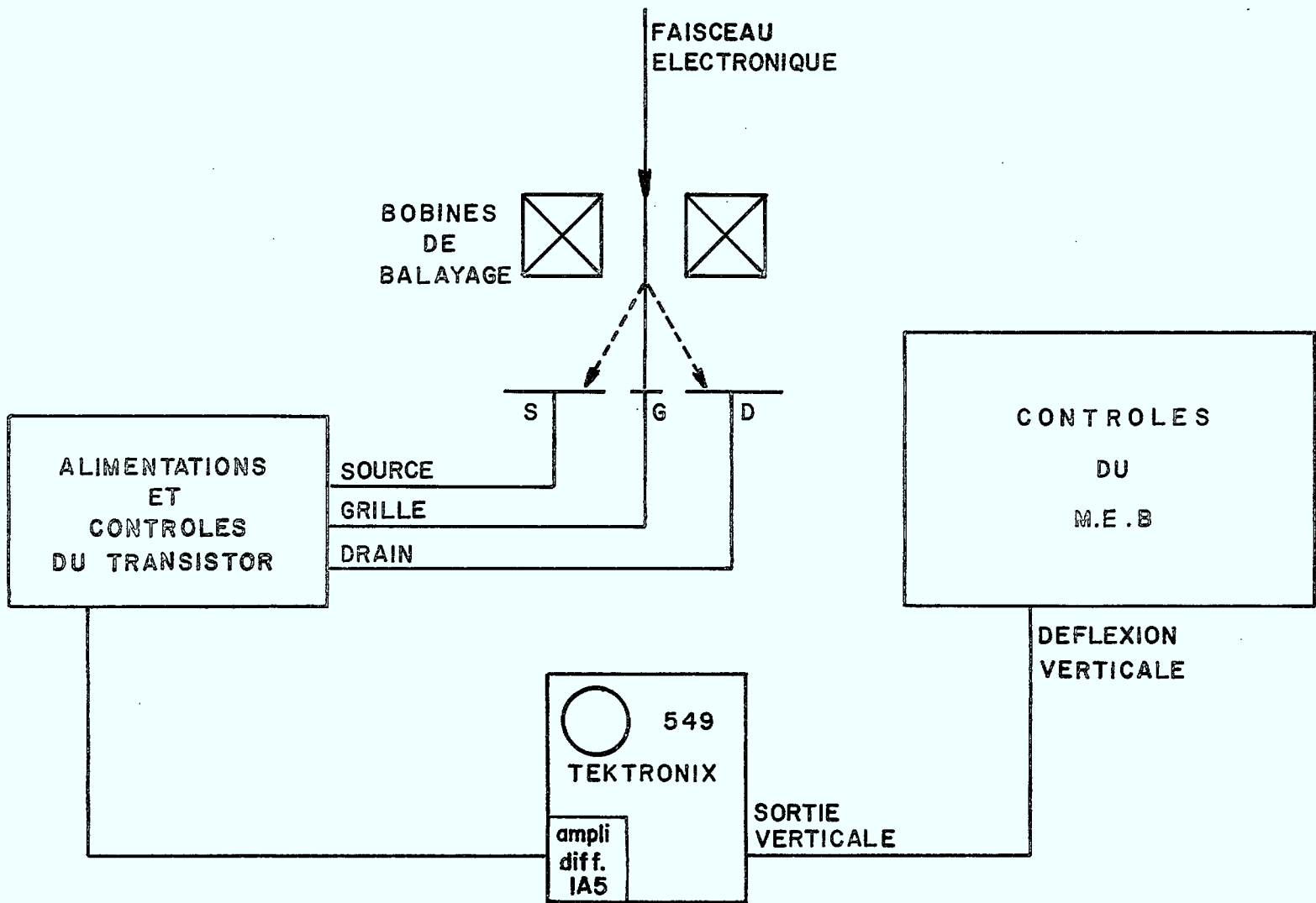


FIG. I: SCHEMA DU SYSTEME DE MESURE.

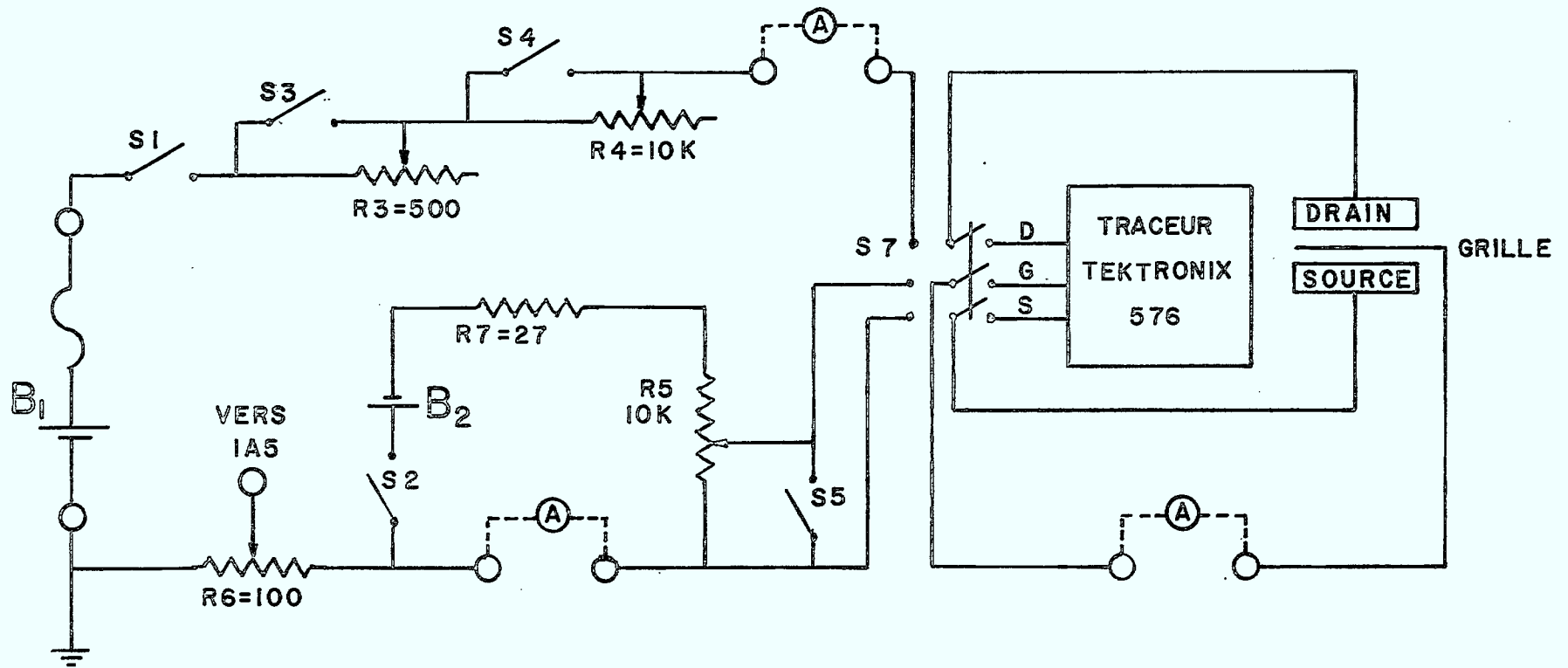


FIG. 2 : ALIMENTATIONS ET CONTROLES DU TRANSISTOR.

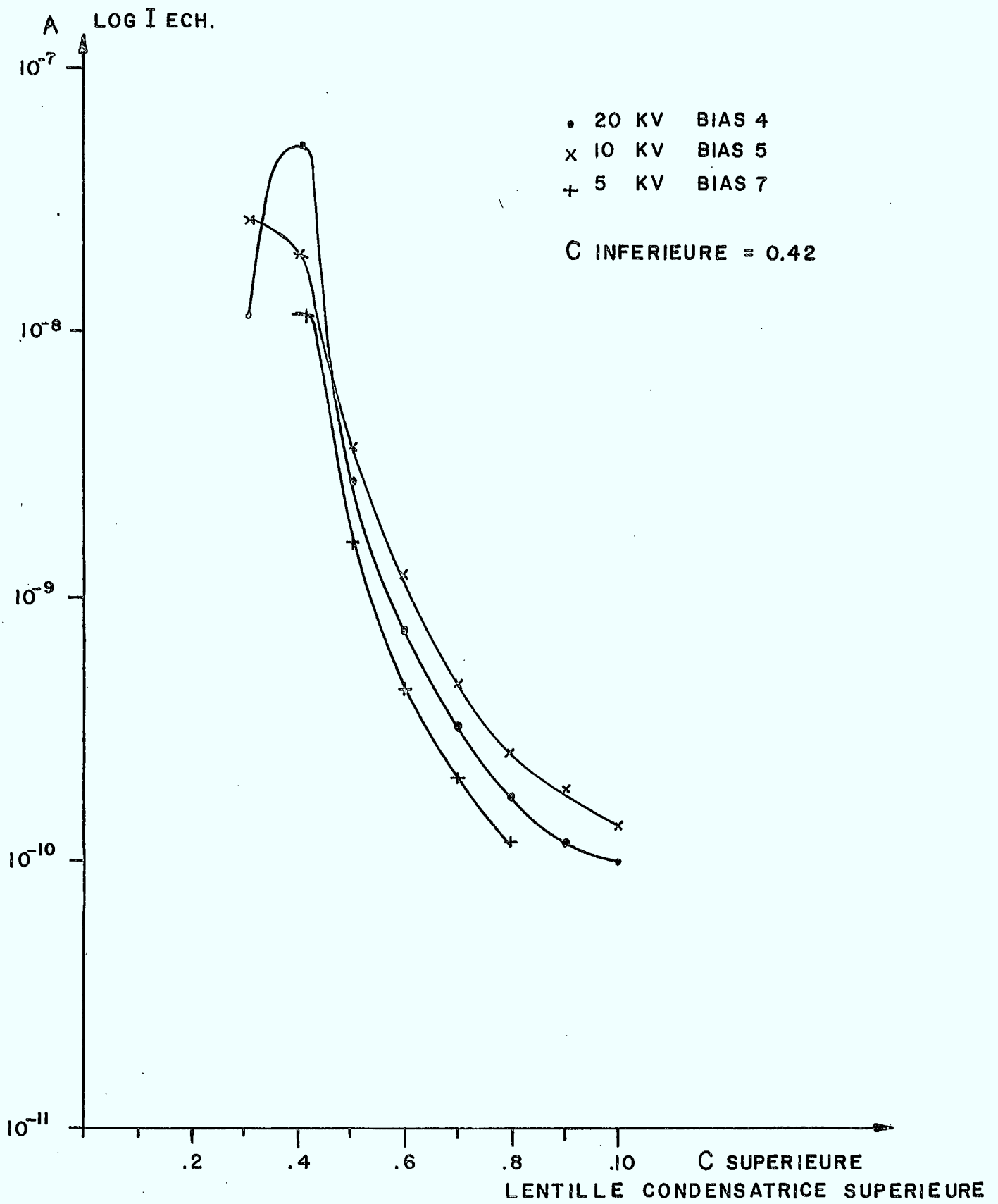


FIG. 3a

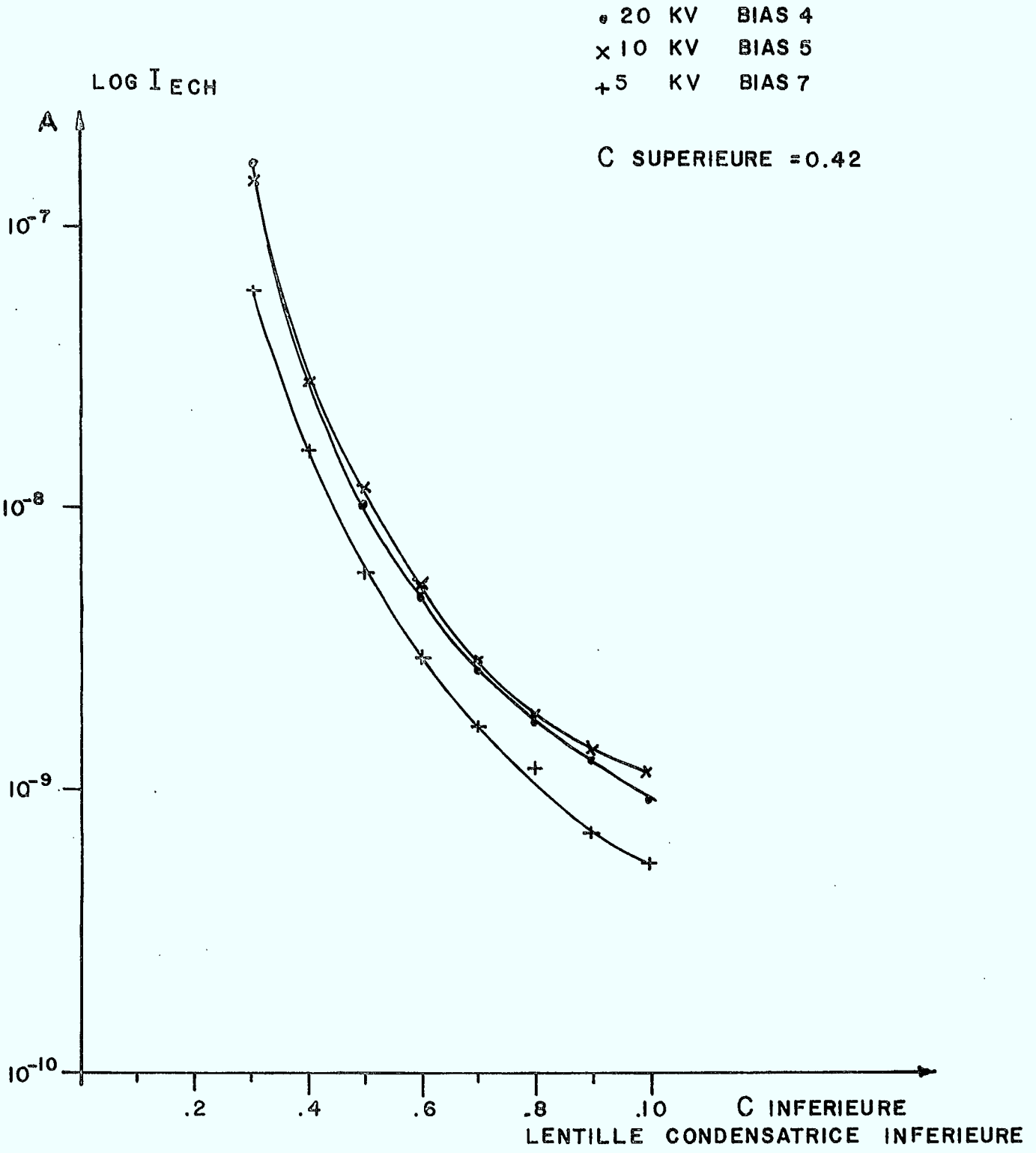
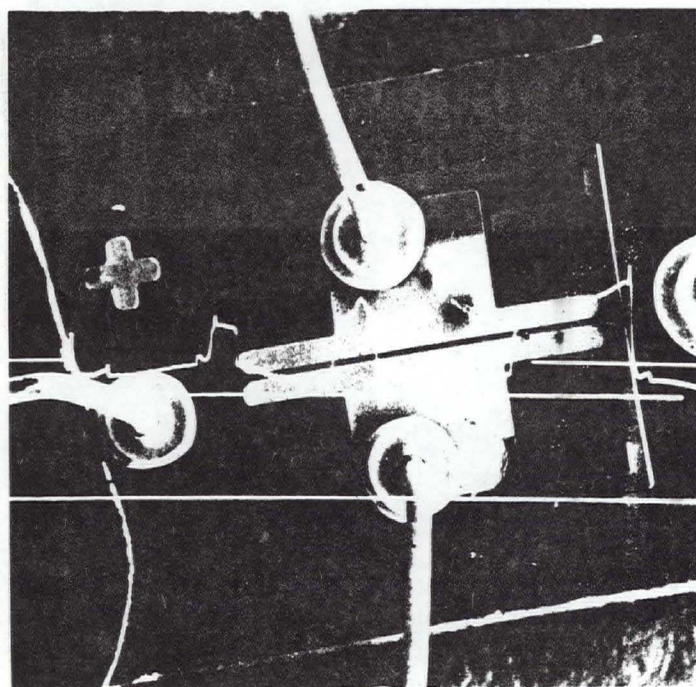


FIG. 3b



PARCOURS DU FAISCEAU

TRACE DU COURANT
(AVEC FAISCEAU)

TRACE DU COURANT
(SANS FAISCEAU)
(LIGNE DE BASE)

LIGNE DE CALIBRATION

FIG. 4 : DONNEES PHOTOGRAPHIQUES

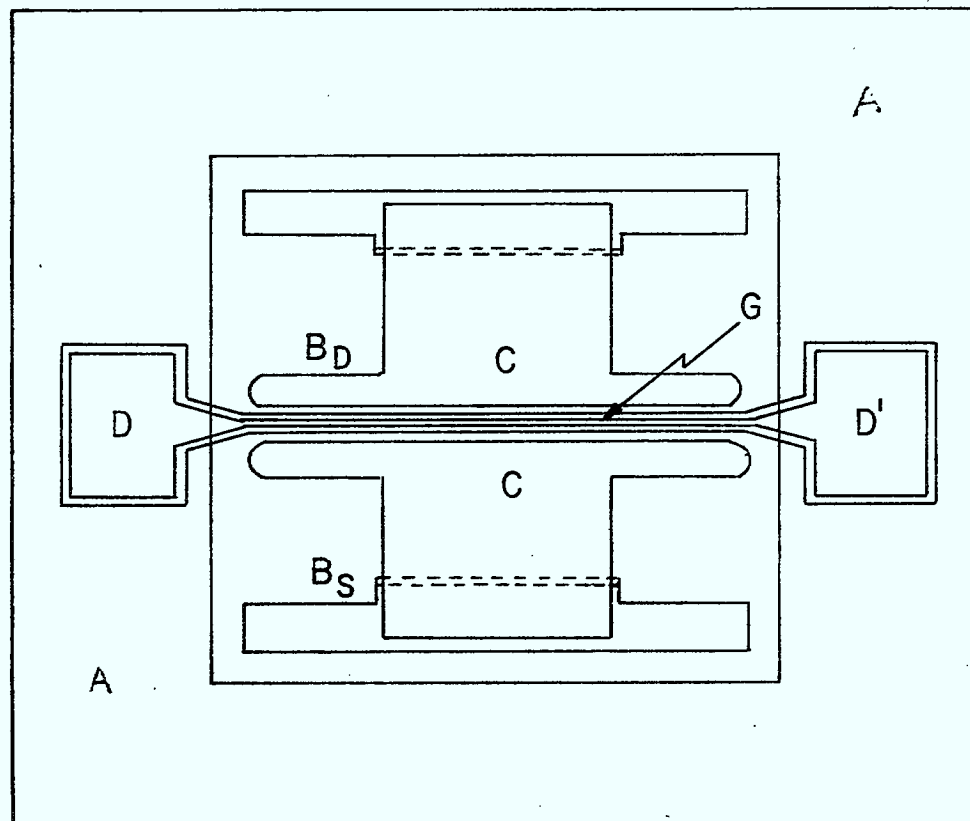


FIG. 5 : REGIONS CARACTERISTIQUES DU TRANSISTOR.

TRANSISTOR : TCI
REGION : B_s

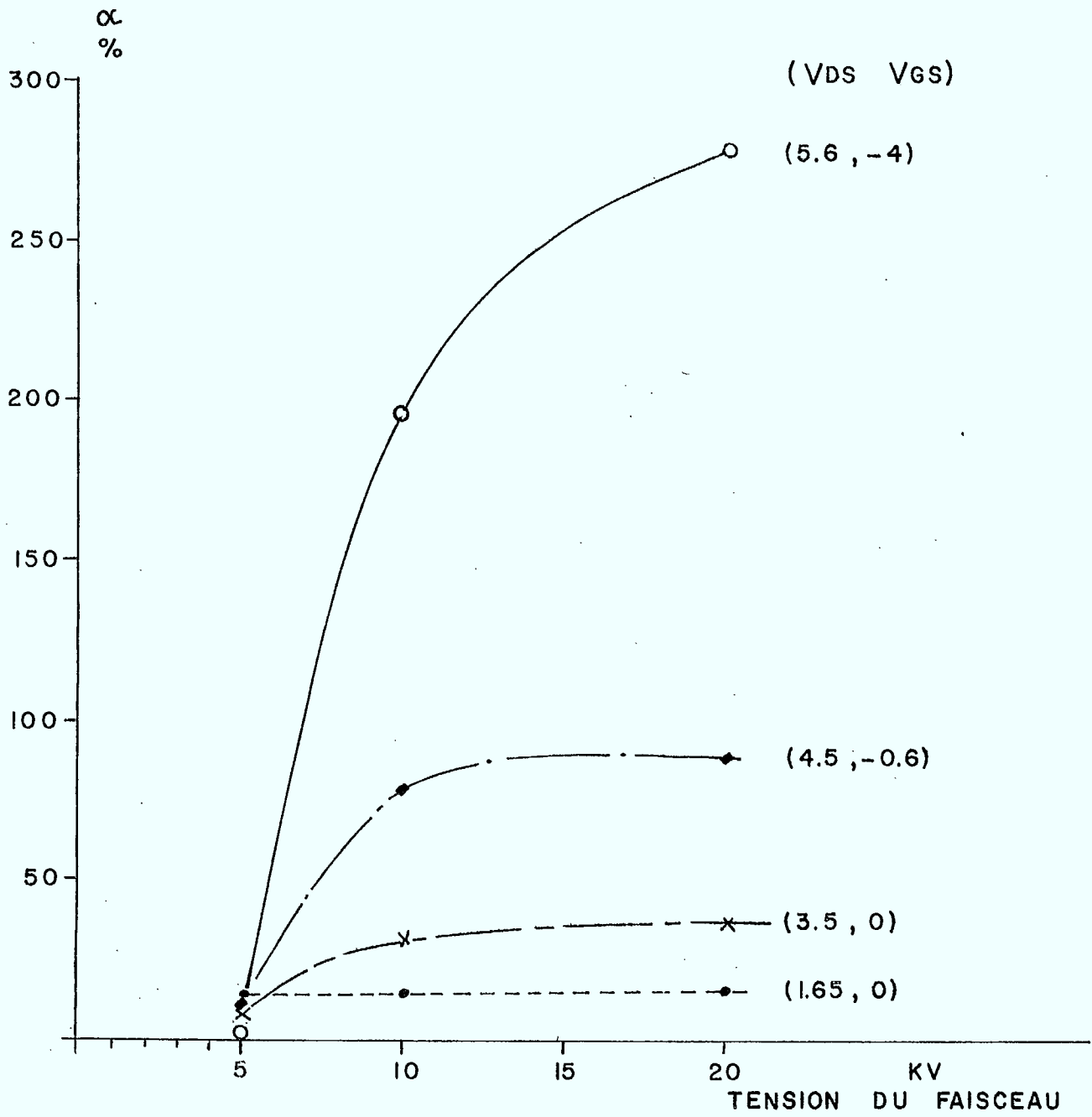


FIG. 6

TRANSISTOR : TCI
REGION : B_D

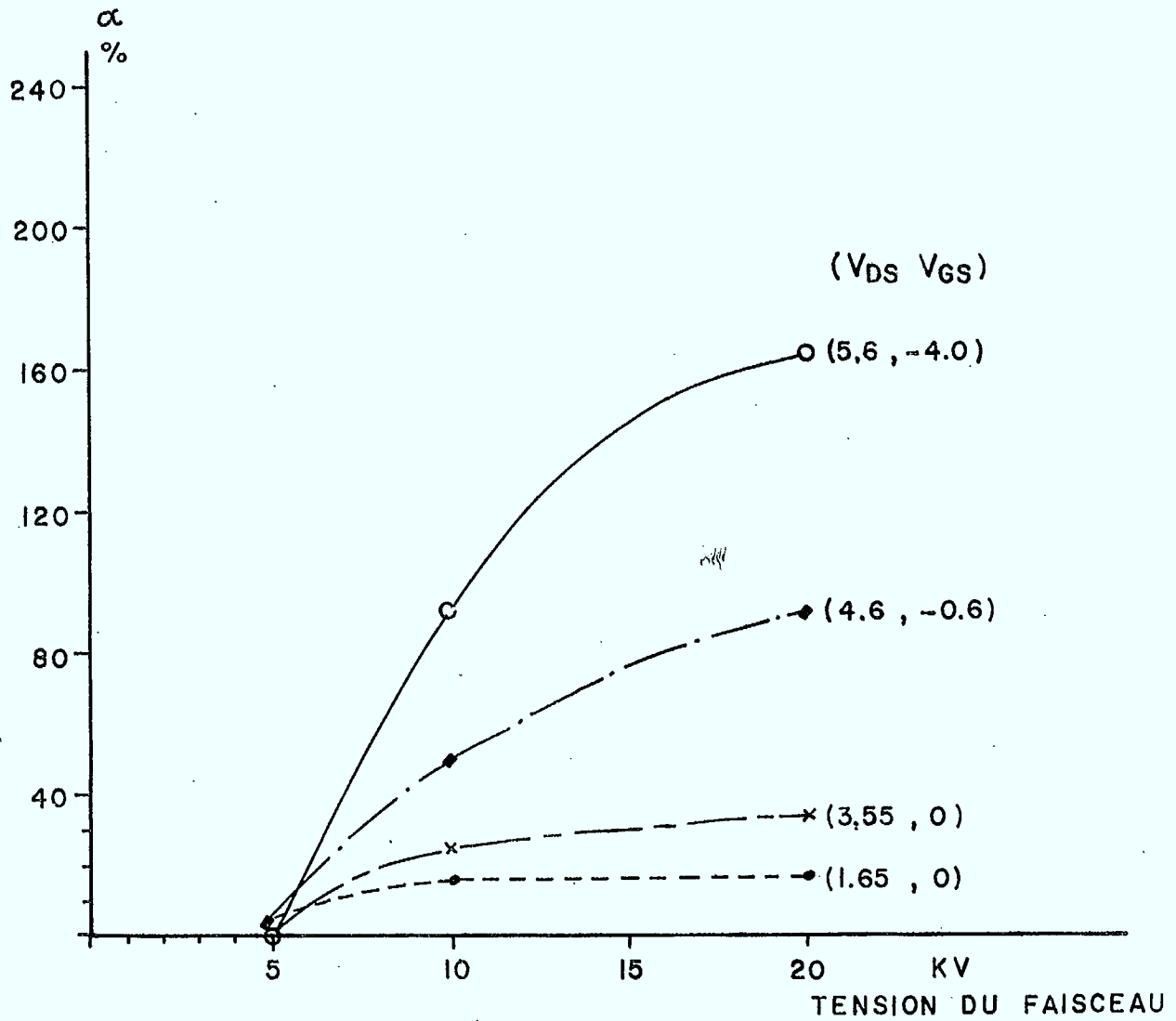


FIG. 7

TRANSISTOR : TCI
REGION : C

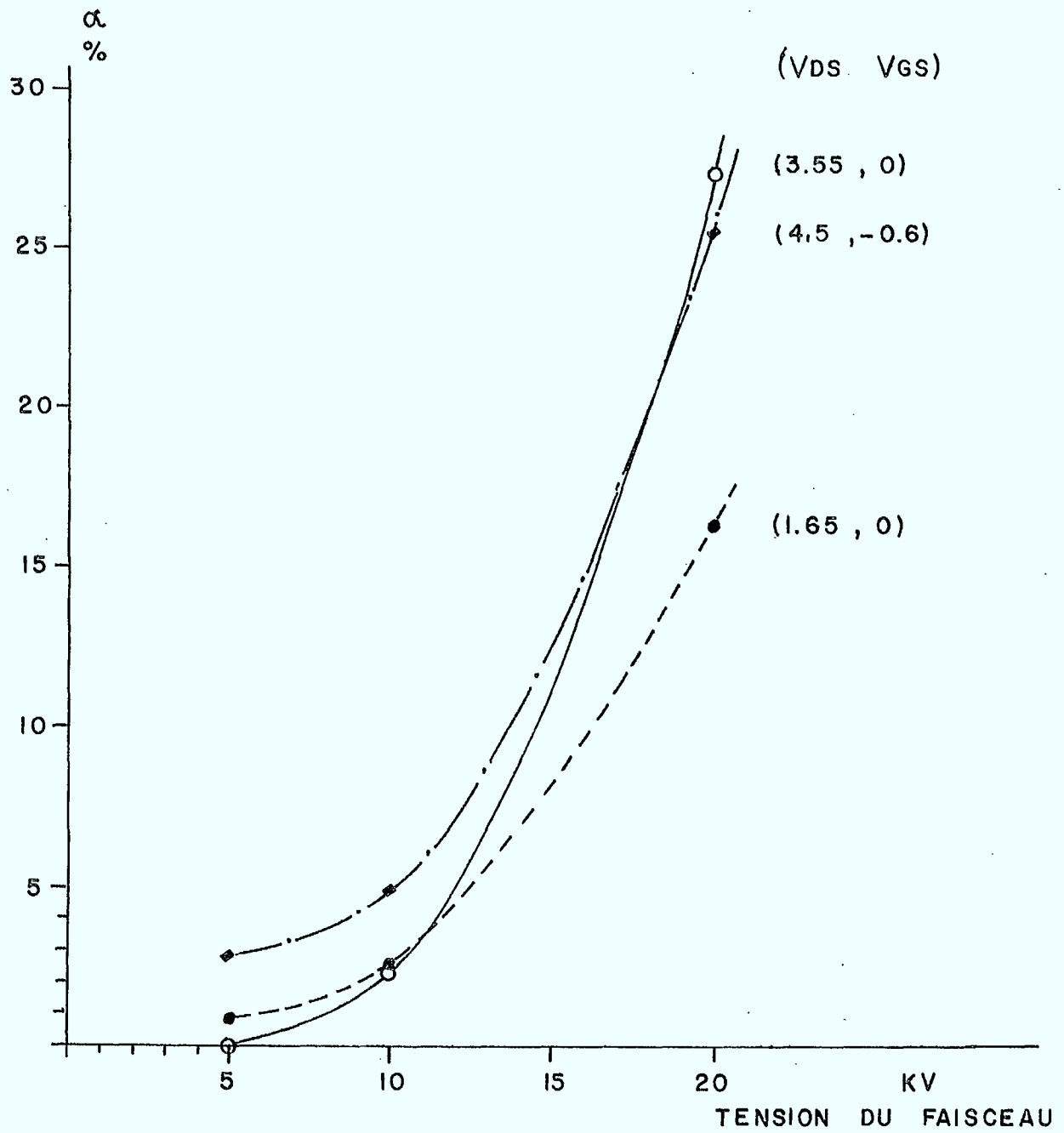


FIG. 8

TRANSISTOR : TCI
REGION : D

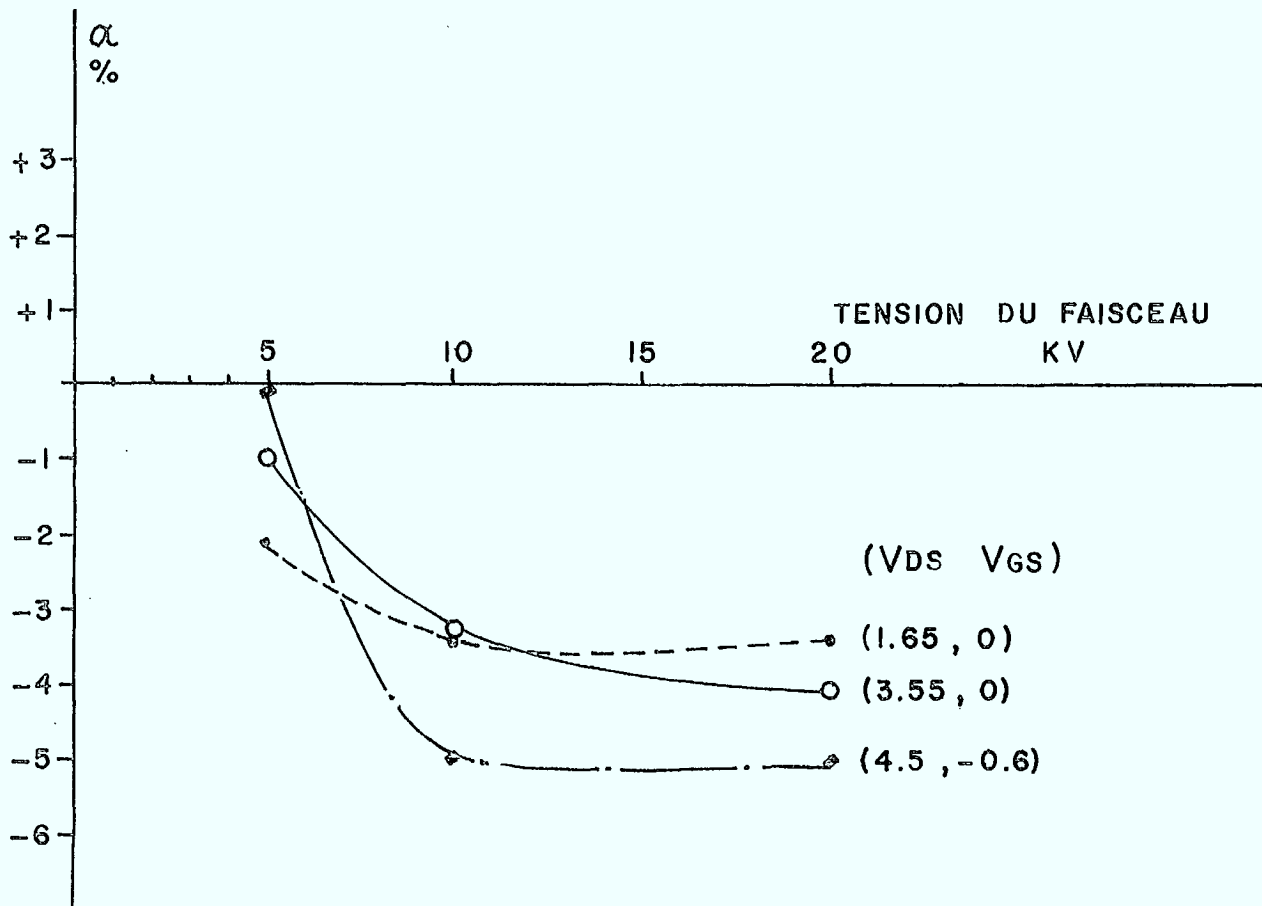


FIG. 9

TRANSISTOR : TCI
REGION : G

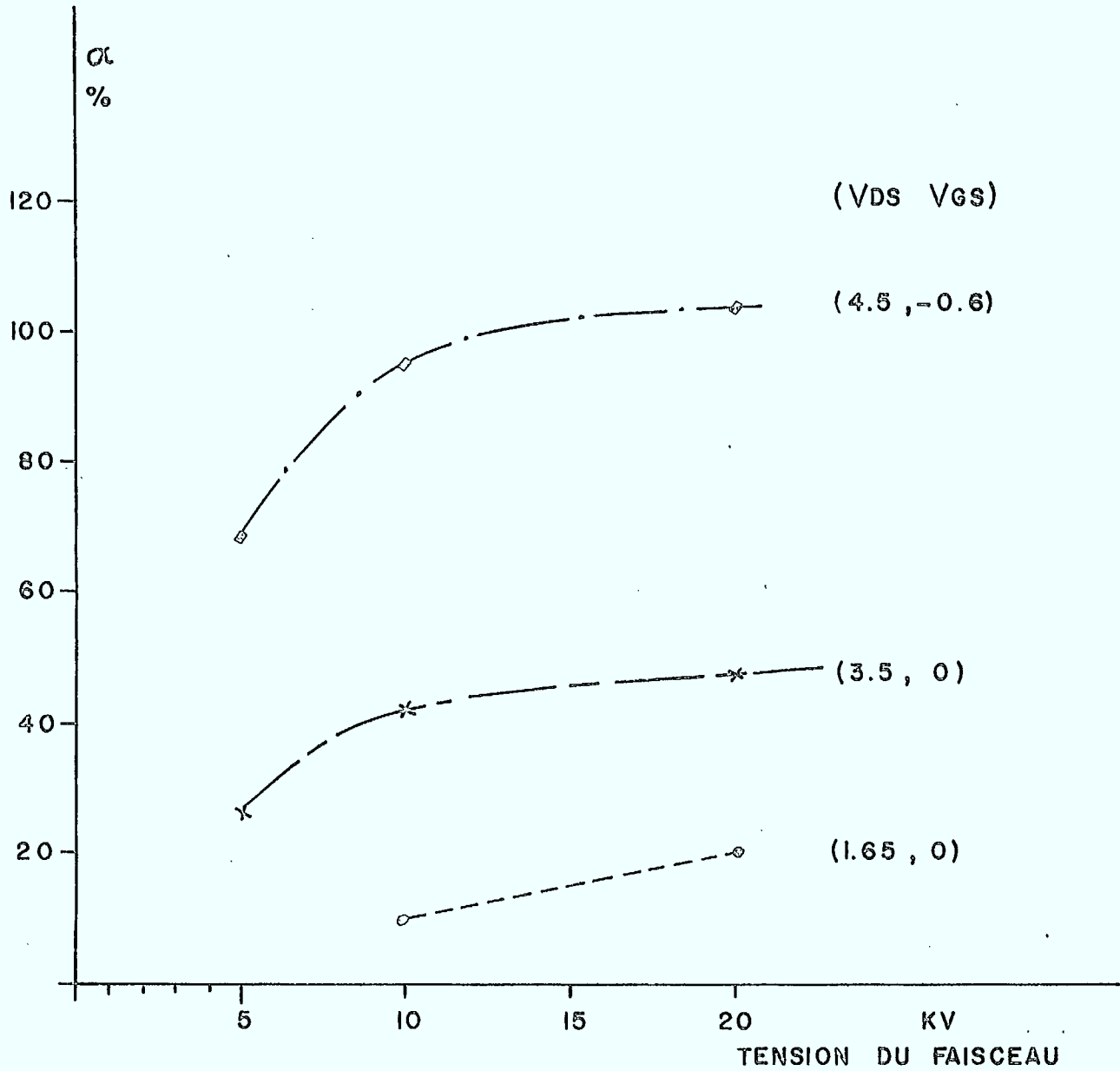


FIG. 10

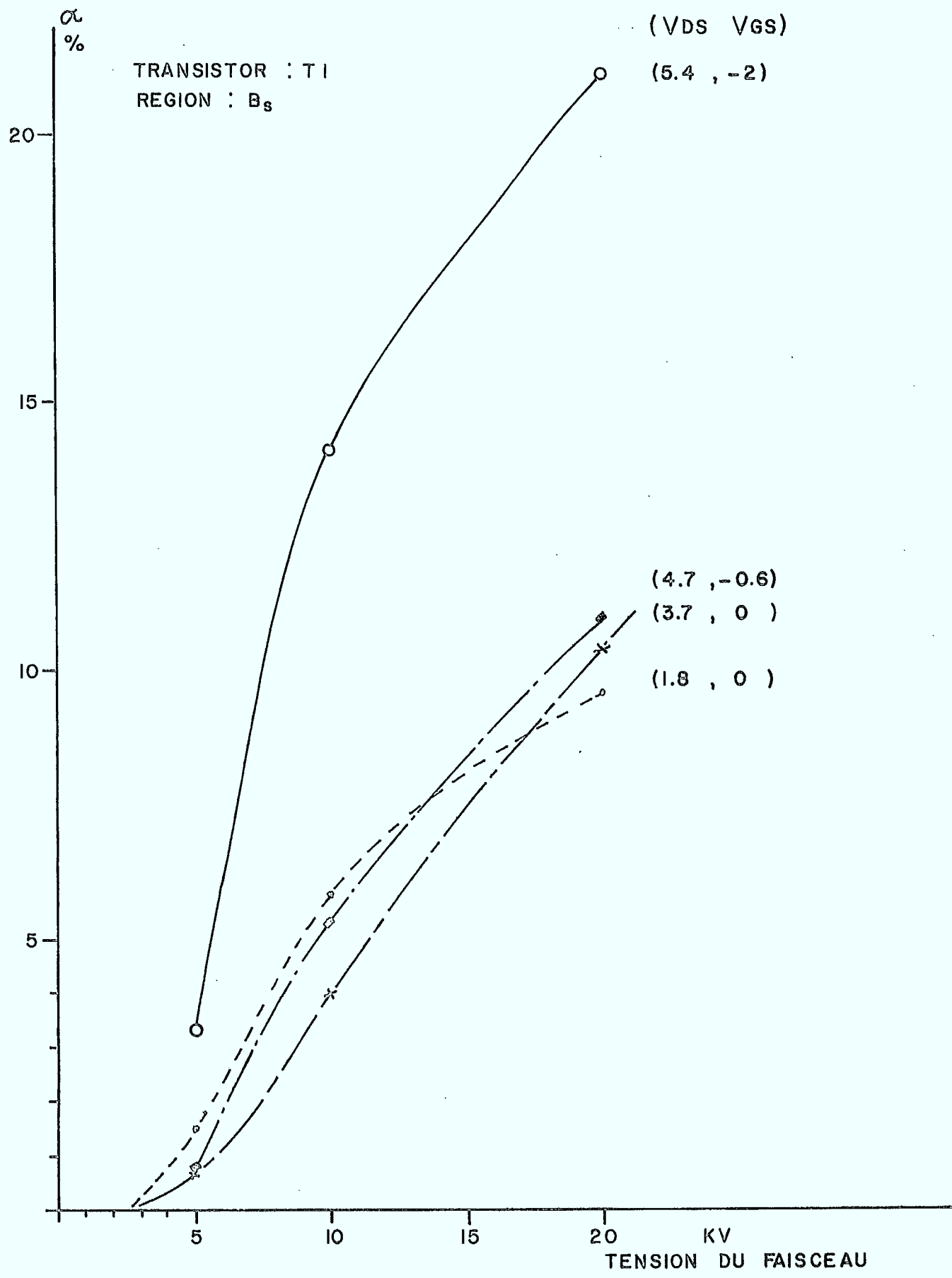


FIG. II

TRANSISTOR : T I
REGION : B_D

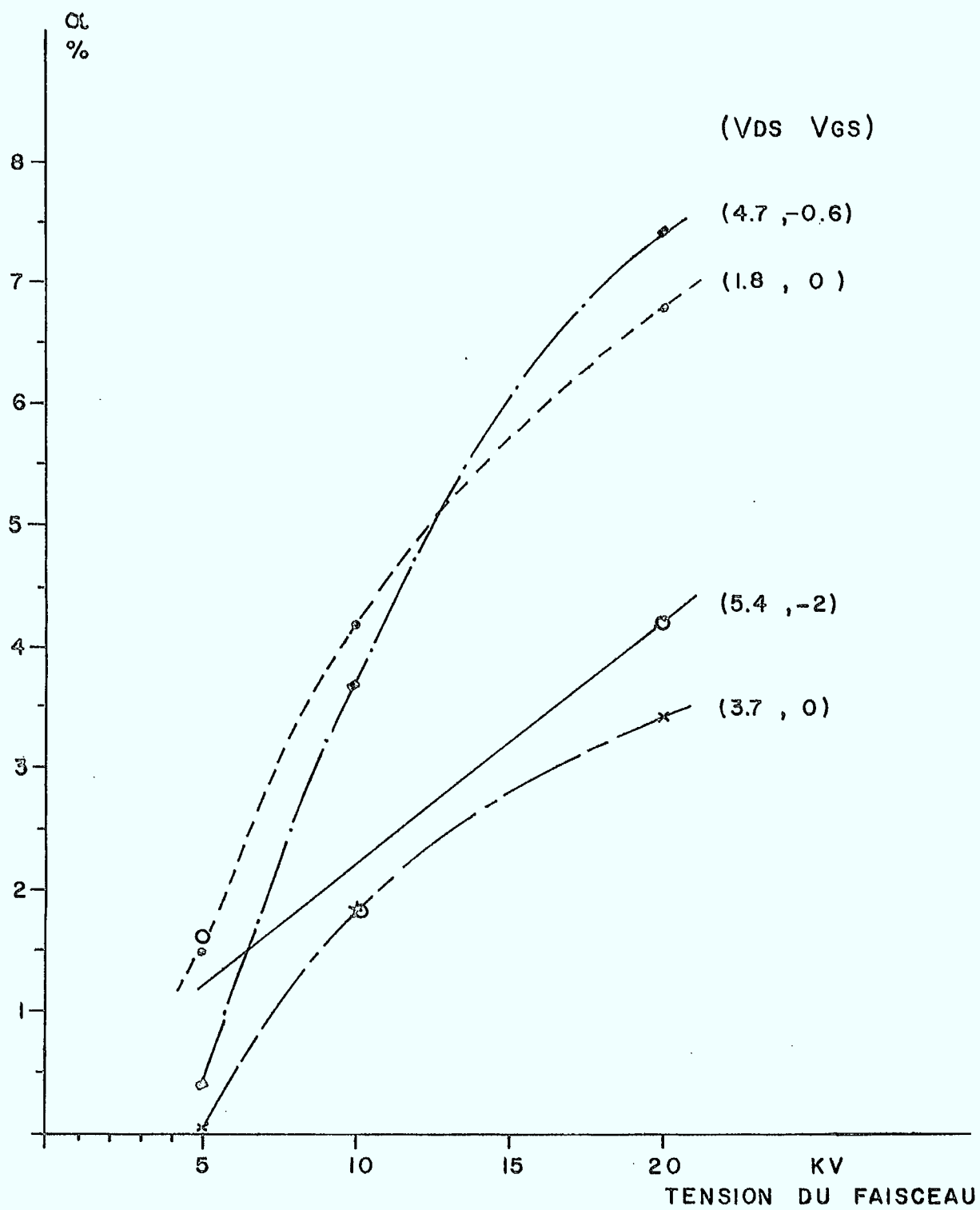


FIG. 12

TRANSISTOR : T1
REGION : C

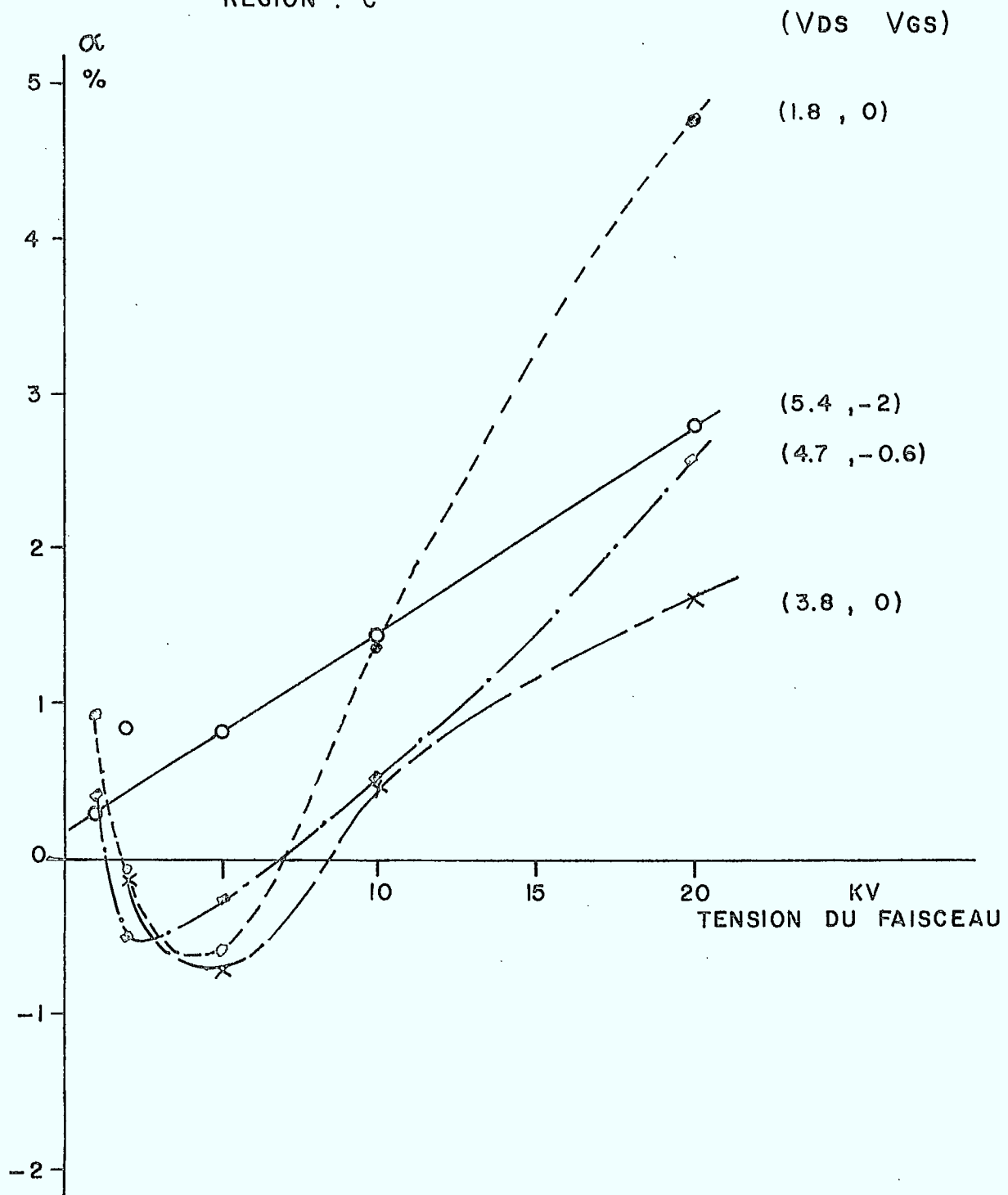


FIG. 13

TRANSISTOR : T1
REGION : G

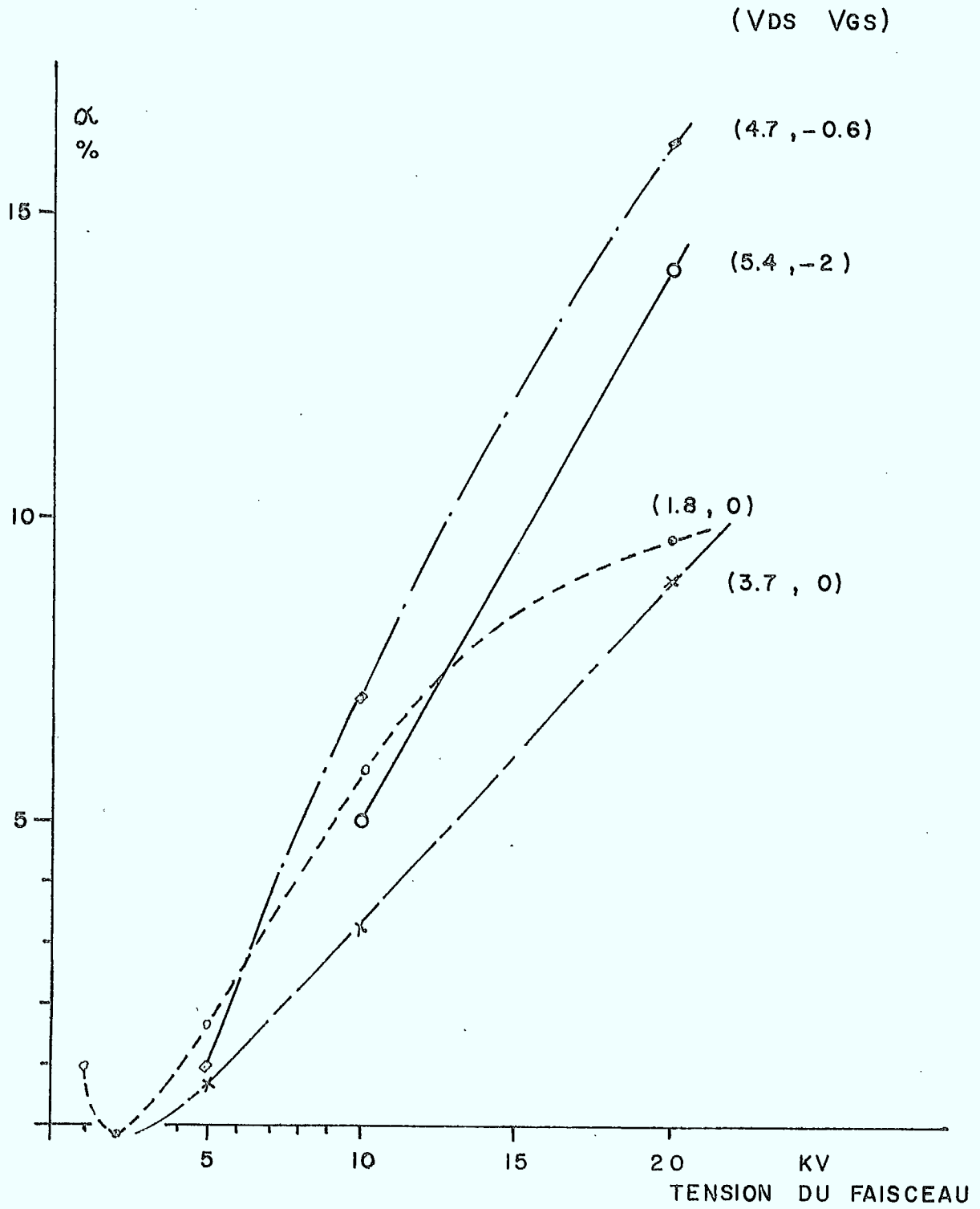
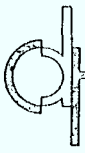


FIG. 14



V - PHOTOGRAPHIES

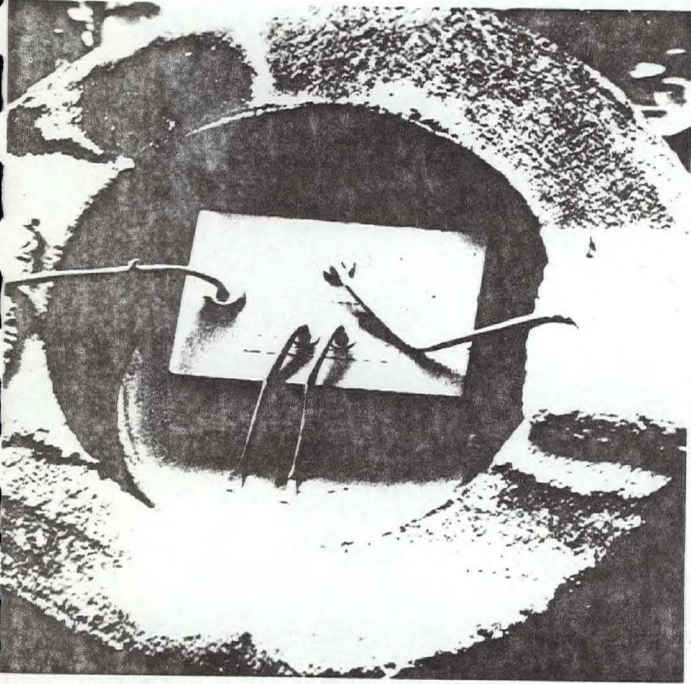


PHOTO 1

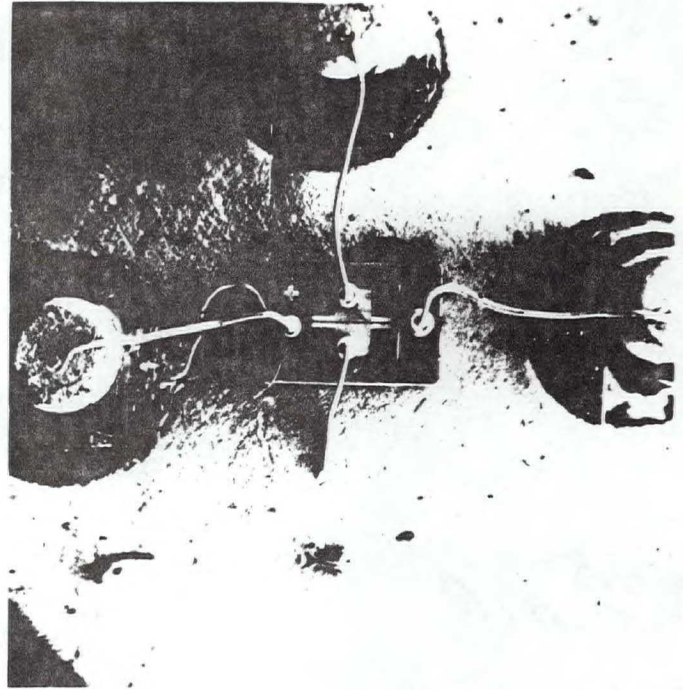


PHOTO 2

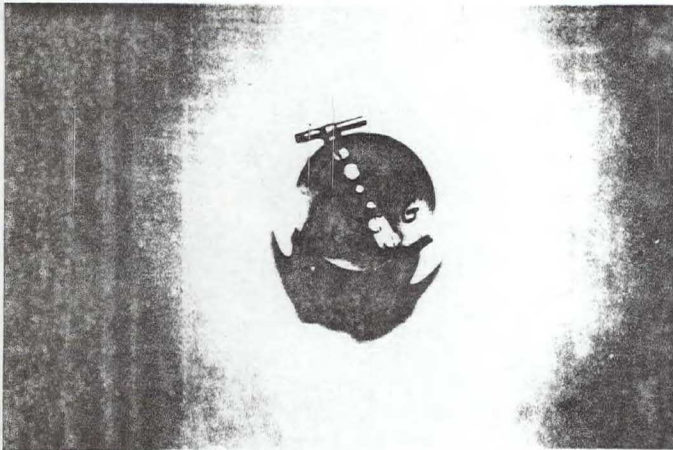


PHOTO 3

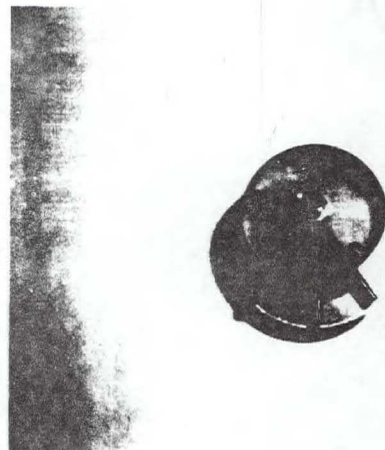


PHOTO 4

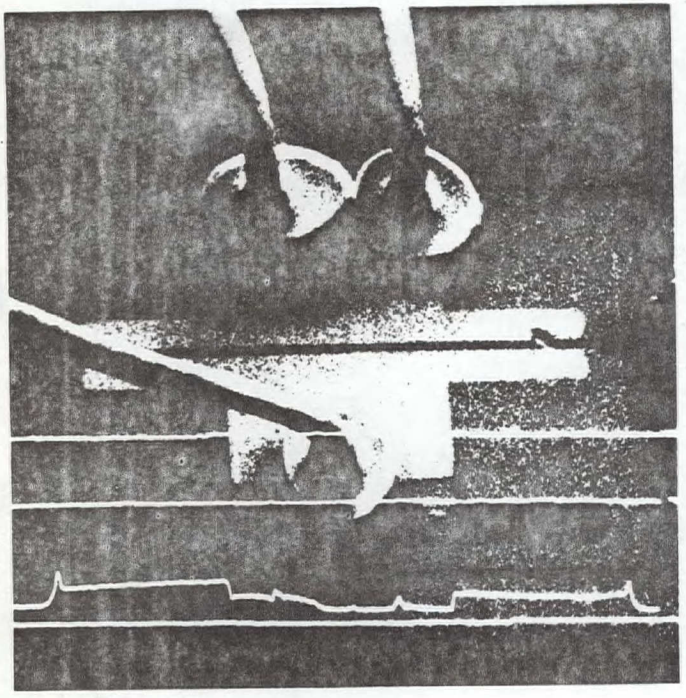
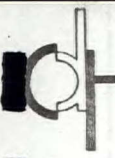


PHOTO 5

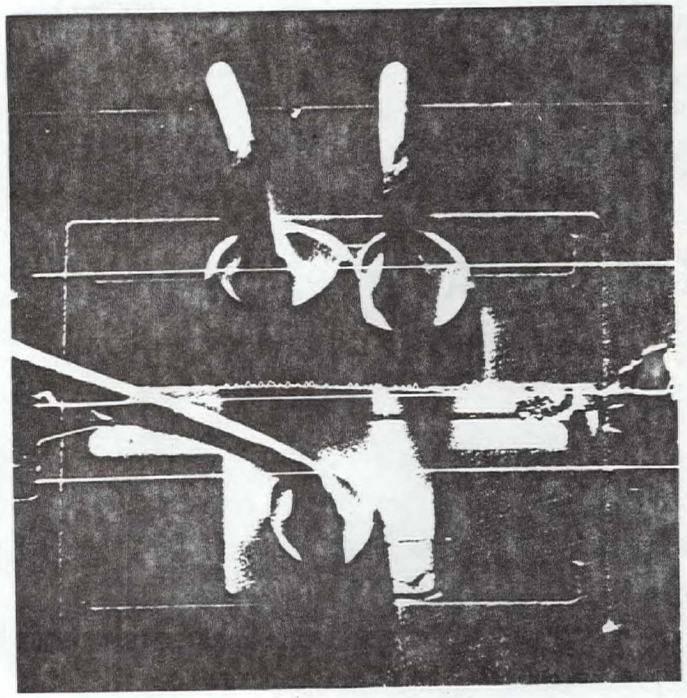


PHOTO 6

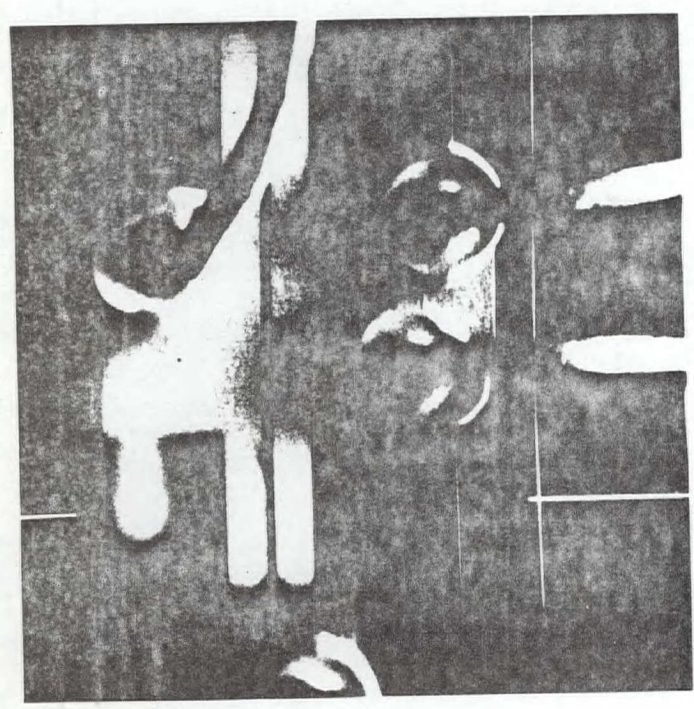


PHOTO 7

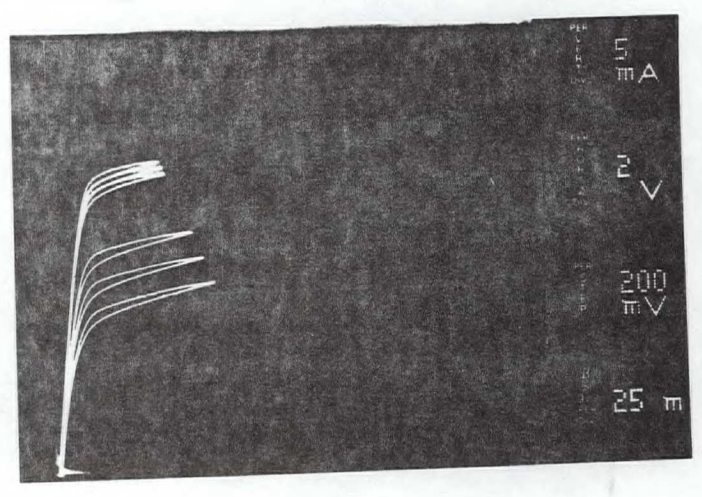


PHOTO 8

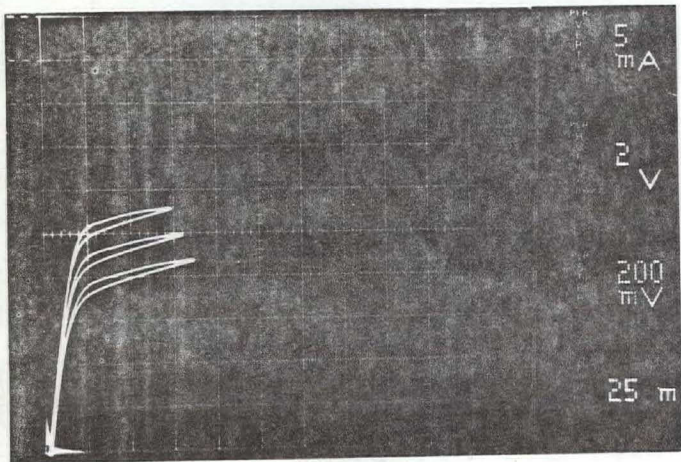


PHOTO 9

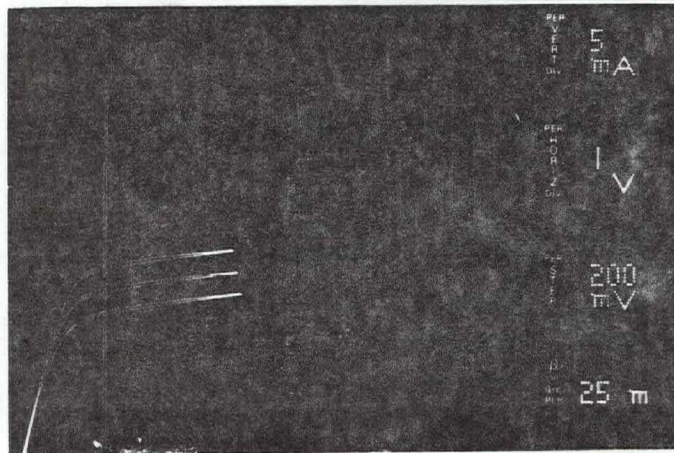


PHOTO 10

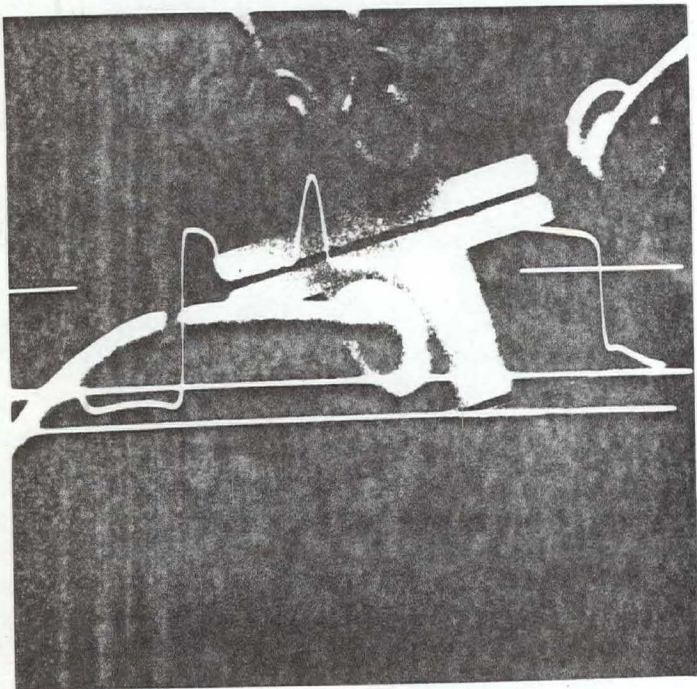


PHOTO 11

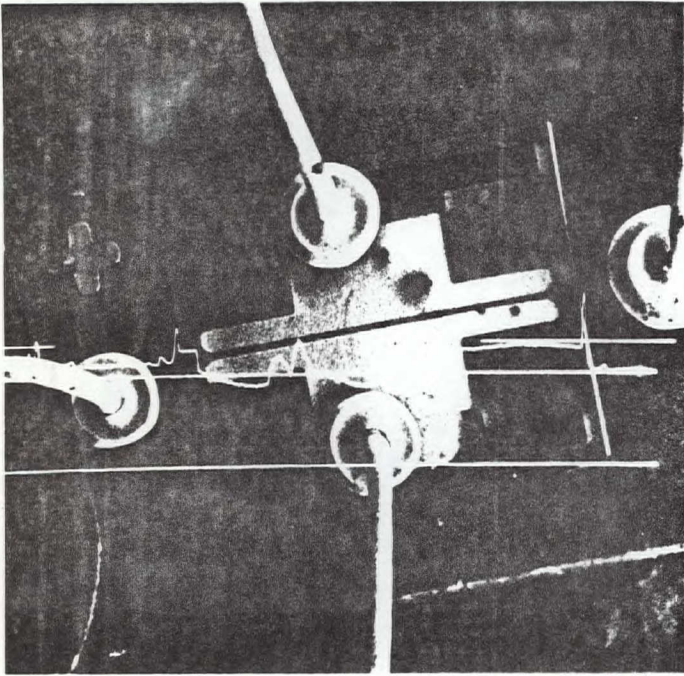


PHOTO 12

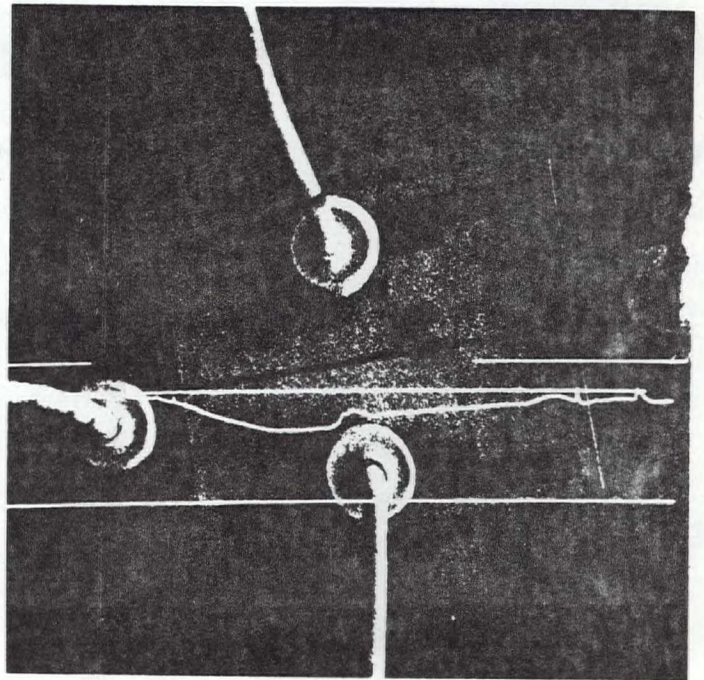


PHOTO 13

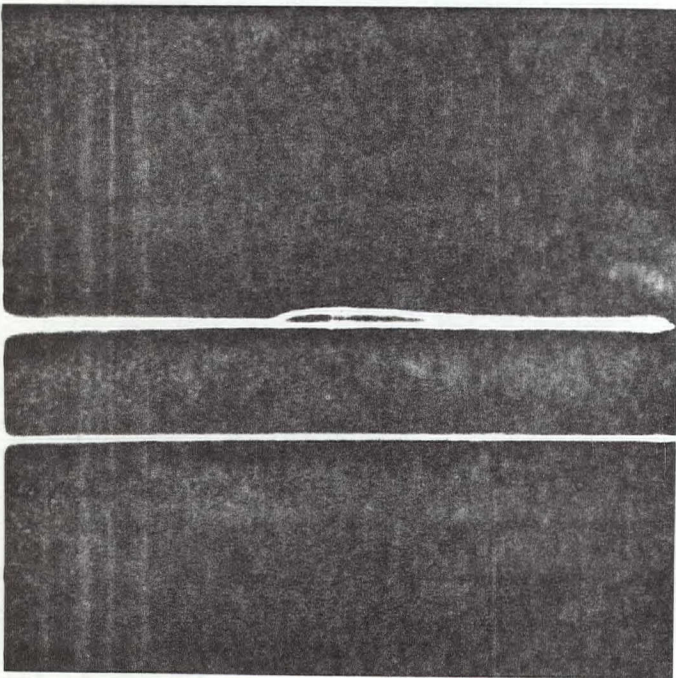
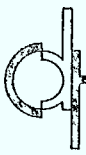


PHOTO 14



VI - RÉFÉRENCES



RÉFÉRENCES

- (¹) J.L. MAY, S.P. BELLIER et R.F. HAYTHORNTHWAITTE, Proc. Adv. Tech. in Failure Analysis, 1977, p. 114.
- (²) K. YAMAGUCHI, S. ACAI et H. KODERA, I.E.E.E. Transactions on Electron Devices, 1976, p. 1283.
- (³) M. REISER, Computer Methods in Applied Mathematics and Engineering, 1972, p. 17.
- (⁴) J.A. TURNER, Communication privée.
- (⁵) R.A. STARTIN et A.C. CROSS, Electrocomponent Science and Technology, 1978, Vol. 5, p. 113.
- (⁶) SCHILLER, J. DUBOIS, Revue de Physique Appliquée, 9, 1974, p. 361.

CACC / CCAC
87368

FIABILITE DES TRANSISTORS
A EFFET DE CHAMP EN GaAs
RAPPORT FINAL.

P
91
C655
F514
1979

Date Due

SEP - 8 1981

FORM 109

